

⑫ 公開特許公報(A) 平1-238962

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑯ 公開 平成1年(1989)9月25日

B 41 J 3/21

G 09 G 3/32

H 01 L 33/00

H 01 S 3/096

L-7612-2C

7335-5C

A-7733-5F

J-7733-5F

7377-5F 審査請求 未請求 請求項の数 6 (全17頁)

⑰ 発明の名称 発光素子アレイおよびその駆動方法

⑱ 特 願 昭63-65392

⑲ 出 願 昭63(1988)3月18日

⑳ 発 明 者 楠 田 幸 久 大阪府大阪市東区道修町4丁目8番地 日本板硝子株式会社内

㉑ 発 明 者 刀 根 潔 大阪府大阪市東区道修町4丁目8番地 日本板硝子株式会社内

㉒ 発 明 者 山 下 建 大阪府大阪市東区道修町4丁目8番地 日本板硝子株式会社内

㉓ 発 明 者 田 中 修 平 大阪府大阪市東区道修町4丁目8番地 日本板硝子株式会社内

㉔ 出 願 人 日本板硝子株式会社 大阪府大阪市東区道修町4丁目8番地

㉕ 代 理 人 弁理士 大野 精市

明 細 書

1. 発明の名称

発光素子アレイおよびその駆動方法

2. 特許請求の範囲

(1) a. しきい電圧もしくはしきい電流が外部から光によって制御可能な発光素子多数個を、一次元、二次元、もしくは三次元的に配列し、

b. 各発光素子から発生する光の少なくとも一部が、各発光素子近傍の他の発光素子に入射するように構成し、

c. 各発光素子に、外部から電圧もしくは電流を印加させるクロックラインを接続した、

発光素子アレイ、

(2) 該発光素子からの光が、一定方向の隣接発光素子により多く入射するよう構成されてなる請求項1項記載の発光素子アレイ、

(3) a. しきい電圧もしくはしきい電流が外部から電気的に制御可能な発光素子多数個を、一次元、二次元、もしくは三次元的に配列し、

b. 各発光素子のしきい電圧もしくはしきい電流

を制御する電極を互いに電気的手段にて接続し、

c. 各発光素子に、外部から電圧もしくは電流を印加させるクロックラインを接続した、

発光素子アレイ、

(4) 該発光素子のしきい電圧もしくはしきい電流を制御する電極が、互いに抵抗を介して接続されてなる請求項3項記載の発光素子アレイ、

(5) 該発光素子が、P導電形半導体領域及びN導電形半導体領域を複数積層した負性抵抗を有する発光素子である請求項1項ないし4項記載の発光素子アレイ、

(6) a. しきい電圧もしくはしきい電流が外部から制御可能な発光素子多数個を、一次元、二次元、もしくは三次元的に配列し、

b. ある発光素子のON状態が、その発光素子近傍の他の発光素子のしきい電圧もしくはしきい電流を変化させるように構成し、

c. ON状態の発光素子によりしきい電圧もしくはしきい電流を変化させられた次駆動発光素子をONさせ、かつ、しきい電圧もしくはしきい電流

を変化させられていないかまたは変化させられた量が次駆動発光素子は はない発光素子は ON させない、電圧パルスもしくは電流パルスを、発光素子に印加させ、

d. 発光素子の発光強度を増加させるよう、前記電圧及び電流パルスに同期させて電圧及び電流を発光素子に印加させ、

ON 状態を順次転送させる発光素子アレイの駆動方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は発光素子を同一基板上に集積した発光素子アレイへの自己走査機能の付与に関するものである。

【従来の技術】

発光素子の代表的なものとして LED (Light Emitting Diode) 及び LD (Laser Diode) が知られている。

LED は化合物半導体 (GaAs、GaP、GaAlAs 等) の PN または PIN 接合を形成し、こ

光サイリスタと呼ぶ) の基本構造及び電流-電圧特性を第 22 図、第 23 図に示す。第 22 図に示す構造は N 形 GaAs 基板上に PNP 構造を形成したものでサイリスタとまったく同じ構成である。第 23 図も同様にサイリスタとまったく同じ S 字形負性抵抗を表している。サイリスタも第 22 図の 2 端子のみでなく、第 24 図に示す 3 端子サイリスタも知られている。この 3 端子サイリスタのゲートは ON 電圧を制御する働きを持ち、ON 電圧はゲート電圧に拡散電位を加えた電圧となる。また ON した後、ゲート電極はカソード電圧とほぼ一致するようになる。カソード電極が接地されていればゲート電極は零ボルトとなる。またこの発光サイリスタは外部から光を入射することによりそのしきい電圧が低下することが知られている。

さらにこの発光サイリスタの中に導波路を設け LD とまったく同じ原理でレーザサイリスタを形成する事もできる (田代他、1987 年秋応用物理学会講演、番号 18p-ZG-10)。

これらの様な発光素子、特に LED は化合物半

導体に順方向電圧を加えることにより接合内部にキャリアを注入、その再結合の過程で生じる発光現象を利用するものである。

また LD はこの LED 内部に導波路を設けた構造となっている。あるしきい値電流以上の電流をながすと注入される電子-正孔対が増加し反転分布状態となり、誘導放射による光子の増倍 (利得) が発生し、へき面などを利用した平行な反射鏡で発生した光が再び活性層に帰還されレーザ発振が起こる。そして導波路の端面からレーザ光が出ていくものである。

これら LED、LD と同じ発光メカニズムを有する発光素子として発光機能を持つ負性抵抗素子 (発光サイリスタ、レーザサイリスタ等) も知られている。発光サイリスタは先に述べたような化合物半導体で PNP 構造を作るものであり、シリコンではサイリスタとして実用化されている。(青木昌治編著、「発光ダイオード」工業調査会、pp187~189 参照)

この発光機能を持つ負性抵抗素子 (ここでは発

光素子) は多数個作られ、切断されて一つ一つの発光素子としてパッケージングされ販売されている。また密着イメージセンサ用及びプリンタ用光源としての LED は一つのチップ上に複数の LED を並べた LED アレイとして販売されている。

【発明が解決しようとする課題】

一方密着形イメージセンサ、LED プリンタ等では読み取るポイント、書き込むポイントを指定するため、これら発光素子による発光点の走査機能 (光走査機能) が必要であった。

しかし、これらの従来の発光素子を用いて光走査を行うためには、LED アレイのなかに作られている一つ一つの LED をワイヤボンディング等の技術により駆動 IC に接続し、この IC で一つ一つの LED を駆動させてやる必要があった。このため LED の数が多い場合、同数のワイヤボンディングが必要で、かつ、駆動 IC も数多く必要となりコストが高くなってしまいうという欠点があった。また、駆動 IC を設置するスペースを確保

することが必要となり、コンバクト化が困難とい
う欠点を指摘していた。またLEDを並べるビッ
チもワイヤボンドの技術で定まり、超ビッ
チ化が難しいという欠点があった。

【課題を解決するための手段】

本発明は発光素子アレイ自身に自己走査機能を
もたせることにより、従来例で挙げたワイヤボ
ンド、超ビッチ化の問題、駆動ICの問題、コンバ
クト化、超ビッチ化の問題を解決しようとするもの
である。発光素子アレイが自己走査することによ
り駆動ICは不要となり、従ってワイヤボンド
インジが不要となる。このため先に述べた不具合
は解消される。

本発明は、

a. 小さい電圧もしくは小さい電流が外部から光
によって制御可能な発光素子多数個を、一次元、
二次元、もしくは三次元的に配列し、

b. 各発光素子から発生する光の少なくとも一部
が各発光素子近傍の他の発光素子に入射するよう
に構成し、

c. ON状態の発光素子により小さい電圧もしくは
は小さい電流を変化させられた次駆動発光素子を
ONさせ、かつ、小さい電圧もしくは小さい電流
を変化させられていないかまたは変化させられた
素子が次駆動発光素子ほどではない発光素子はON
させない、電圧バルスもしくは電流バルスを、発
光素子に印加させ、
d. 発光素子の発光強度を増加させるよう、前記
電圧及び電流バルスに同期させて電圧及び電流を
発光素子に印加させ、
ON状態の発光素子アレイの固
有方法により駆動させることができる。
上記光を用いて近傍の他の発光素子の小さい電
圧もしくは小さい電流を変化させる発光素子アレ
イにおいては、ON状態の発光素子からの光が、
移動方向に位置する発光素子により多く入射する
よう構成すれば、走査に必要な電圧及び電
流バルスの系列を2系列とすることもできる。
また、上記電流的手段による発光素子の接続を
用いて、近傍の他の発光素子の小さい電圧もしく

c. 各発光素子に、外部から電圧もしくは電流を
印加させるクロックラインを接続した、

自己走査機能を持った、発光素子アレイである。

また、本発明は

a. 小さい電圧もしくは小さい電流が外部から電
気的に制御可能な発光素子多数個を、一次元、二
次元、もしくは三次元的に配列し、

b. 各発光素子の小さい電圧もしくは小さい電流
を制御する電流を互いに電気的手段にて接続し、
c. 各発光素子に、外部から電圧もしくは電流を
印加させるクロックラインを接続、

するよう発光素子アレイを構成しても実施で
きる。

上記発光素子アレイは、例えば

a. 小さい電圧もしくは小さい電流が外部から制
御可能な発光素子多数個を、一次元、二次元、も
しくは三次元的に配列し、

b. ある発光素子のON状態が、その発光素子近
傍の他の発光素子の小さい電圧もしくは小さい電
流を変化させるように構成し、

は小さい電流を変化させる発光素子アレイにおい
ては、各発光素子の小さい電圧もしくは小さい電
流を制御する電流を、互いに抵抗を介して接続す
ること等によって、実施することができる。
本発明に使用する発光素子としては、小さい電
圧もしくは小さい電流が外部から制御可能な発光
素子であれば、任意の発光素子を使用できる。な
かでも、例えばP型電形半導体領域及びN型電形
半導体領域を複数個用いた発光素子等の、(例え
ば従来例にて説明したような発光サイリスタ、レ
ーサイリスタ等の)負性抵抗を有する発光素子
を用いることが好ましい。

【作用】

本考案では発光素子のターンオン電圧または電
流が、複数の発光素子のON状態によって影響を
受けるよう、即ち、相互作用をするよう構成され
ているため、実施例にて詳細に述べるように発光
の自己走査機能をもつことができる。

【実施例】

実施例A

ここで説明する実施例Aは相互作用の媒介とし

て光を利用するものである。

<実施例A-1>

実施例A-1の原理の等価回路図を第1図に示す。これは発光しきい電圧、電流が外部から制御できる発光素子の一例として、最も典型的な三端子の発光サイリスタを用いた場合を示している。

発光サイリスタT(1)は、一列に並べられた構成となっている。各単体発光素子のP-N電極に3本の転送クロックライン(φ1、φ2、φ3)がそれぞれ3素子おきに(繰り返し送られる様に)

接続される。従来例にて説明したように発光サイリスタは光を感じてそのターンオン電圧が低下する特性を持つ。発光サイリスタをその発光が互いの素子に人射するよう構成すると、発光素子に用

された素子はそのターンオン電圧が下がることに反的に近い素子、または光がよくあたるよう配電

なる。

第1図の等価回路図の動作について説明する。

今転送クロックラインφ1のハイレベル電

たことになる。

上に述べたような原理から、転送クロックφ1、

φ2、φ3のハイレベル電圧を順番に互いに少しづつ

つらなるように設定すれば、発光素子のON状態

は順次転送されていく。即ち、発光素子が順次転送

される。

本実施例によると、従来ではできなかった自己

走査形発光素子アレイを実現することができる。

<実施例A-2>

実施例A-1では等価回路を示し説明したが、

実施例A-2では実施例A-1を簡便化して作成

する場合の構成についての考察を説明するもので

ある。

本発明の構造概念図を第2図に示す。接続され

たN形GAA基板(1)上にP形半導体層(23)

、N形半導体層(22)、P形半導体層(21)

の各層を形成する。そしてホトリソグラフィ等及

びエッチングにより、各単体発光素子T(1)〜T

(11)に分離する。電極(40)はP形半導体層(

21)とオームコンタクトを形成しており、絶縁層(3

圧が加わっており、発光サイリスタT(1)がON状

態になっているとする。発光サイリスタT(1)から

の発光は隣接する発光サイリスタT(11)、T(12)

に入射し、これらのON電圧を引き下げる。発光

サイリスタT(11)、T(12)は、発光サイリスタT

に入射し、これらはそれほど低下しない。この状態で、次

に、転送クロックφ2のハイレベル電圧を設定すると

発光サイリスタT(11)のみONし、発光サイリスタ

T(11)はONしないようにすることができる。

よって発光サイリスタT(11)、T(12)が同時にON

する状態が生ずる。そしてクロックラインφ3を

ローレベル電圧に落とすと、発光サイリスタT(1)

はOFFとなり、発光サイリスタT(11)のみON

することになる。よってON状態の転送が行われ

0)は素子と配線との短絡を防ぎ、同時に特性劣

化を防ぐための保護膜として作用する。ここで、

絶縁層(30)には発光サイリスタの発光波長の

光が通るような材質をもちいている。

P形半導体層(21)はこのサイリスタのPノ

ードであり、N形GAA基板(1)はカソードで

ある。各単体発光素子のP-N電極(40)に

3本の転送クロックライン(φ1、φ2、φ3)がそ

れぞれ3素子おきに接続される。

発光サイリスタのON電圧が素子に入射する光

量に依存して変化することは一般に知られている。

従ってON発光サイリスタの光の一部が隣接する

発光サイリスタに入射するよう構成されていれば、

ON発光サイリスタに近い発光サイリスタのON

電圧は、光がない場合に比べ低下する。

第2図の構造では絶縁層(30)が発光波長に

対し透明な膜で形成されているため、光は容易に

隣接する素子に入りそのON電圧を低下させるこ

とができる。

上記発光素子アレイの動作は、実施例A-1で

とができる。

上記発光素子アレイの動作は、実施例A-1で

とができる。

とができる。

とができる。

とができる。

とができる。

とができる。

上に述べたような図から、転送クロック ϕ_1 、 ϕ_2 、 ϕ_3 のハイレベル電圧を順番に互いに少しづつ重なるように設定すれば、発光サイリスタのON状態は順次転送されていく。即ち、発光点が順次転送される。本実施例によると、従来ではできなかった集積化された光結合による自己走査形発光素子アレイを実現することができる。

<実施例A-3>

本実施例は実施例A-2の現実的な構造を示したものである。

本実施例の平面図を第4図に、第4図のX-X'及びY-Y'ラインの断面図を、各々第5図および第6図示す。各発光素子T(1.1)~T(1.11)の間には、発光素子の分離溝(50)があり、分離溝(50)の一部には発光素子からの光が隣りの素子以外の素子に入らないようにするための光障壁(61)が設けられている。

本実施例では光障壁としてフィールド(60)の突起をもちいているが、別の物質を用いてもよ

る絶縁膜と透光性の絶縁膜を適度の膜厚を調整し、重ねて用いてもよい。このような構成にすると素子間の光結合が可能となり、転送動作(光走査動作)が行なえる。発光素子の膜構成は第21図に示した構成と同じである。

第6図に第3図のY-Y'ラインの断面図を示す。これは発光素子アレイの配列方向に垂直に切ったラインであり、配線、電極の接続状況がわかる。発光素子の上部電極との取り出し用コンタクト穴C₁を絶縁膜(30)に設け、電極(40)にて外部に取り出す。そしてフィールド上にて転送クロックライン ϕ_1 とスルーホールを通じて接続される。

本実施例を実現するための製造工程としては次のような工程が挙げられる。

まずn⁺形GaAs基板上にn形GaAs層(24b)、n形AlGaAs層(24a)、p形GaAs層(23)、n形GaAs層(22)、p形AlGaAs層(21b)、p形GaAs層(21a)を順次積層して成膜(エピタキシャル成長)する。次にホットエッチング法を用いて、分離溝(50)を形成する。

子の上部電極とコンタクト穴C₁が設けられ、電極(40)と電気的に接続される。コンタクト穴C₂は、電極(40)と転送クロックライン ϕ_1 、 ϕ_2 、 ϕ_3 との接続用スルーホールである。

転送クロックライン ϕ_1 は発光素子T(1.1)及びT(1.11)に接続され、転送クロックライン ϕ_2 は発光素子T(1.11)に、転送クロックライン ϕ_3 は発光素子T(1.1)に接続されている。

第5図に第4図のX-X'ラインの断面図を示す。これは発光素子アレイの配列方向に切ったラインであり、各発光素子が並んでいる様子がわかる。発光素子の分離溝(50)には、発光素子と電極(40)との短絡防止用の絶縁膜(30)、および電極(40)と転送クロックラインとの短絡防止用の層間絶縁膜(31)がある。これらの絶縁膜(30)、(31)は素子間の光結合を妨げぬよう透光性の絶縁膜でできている。または素子間の光結合を調節できるよう適度に光を吸収する絶縁膜を用いてもよい。さらには適度に光を吸収す

この後、絶縁膜(30)を成膜し、コンタクト穴(C₁)をホットエッチング法を用いて形成する。次に電極用金属を蒸着法またはスパッタ法にて成膜し、ホットエッチング法を用いて電極(40)を形成する。さらに層間絶縁膜(31)を成膜し、ホットエッチング法を用いてスルーホール(C₂)を形成する。そして配線用金属を蒸着法またはスパッタ法にて成膜し、ホットエッチング法を用いて転送クロックライン(ϕ_1 、 ϕ_2 、 ϕ_3)を形成する。以上の工程により本実施例の構造が完成する。

本実施例でとくに述べなかったが、転送クロックライン上に透光性の保護膜を設けてもよく、また絶縁膜が厚くなり光の透過率が悪化し外部に取り出せる光量が低下するのを避けるなら、発光素子の上部絶縁膜の一部または全部をホットエッチング法等の方法により除去してもよい。

本実施例によると集積形自己走査発光素子アレイを製造することができる。

<実施例A-4>

実施例A-2、A-3は発光素子として発光サ

イリスタを有する発光素子の構造は、本発明はこれに限られるものではなく他の種類の発光素子であってもよい。

その一例として本実施例ではレーザサイリスタを使用する場合について述べる。

第8図に発光素子としてレーザサイリスタを使用した場合の断面構成図を示す。各発光素子（レーザサイリスタ） $T(1) \sim T(11)$ は以下の構成で作成される。n形GaAs基板(1)上にn形AlGaAs(25)、p形AlGaAs(24)、1形（ノンドープ）GaAs(23)、n形AlGaAs(22)、p形AlGaAs(21)を順次積層した構造とし、n形AlGaAs(21)、p形AlGaAs(22)の層を図のように加工する。これは通常ストライプ形のレーザダイオードの形状と同じである。このn形AlGaAs(21)及びp形AlGaAs(22)の一部の幅は $10\mu m$ 以下とした。その他の部分は今までの第2図～第5図と同じである。

レーザサイリスタの動作として、レーザ発振電流に達するまでは通常の発光サイリスタとおなじ

る発光は等方性に出る。レーザ光は第8図の紙面に垂直に出ていく。従ってレーザ光は本考案の光結合には寄与せず、レーザ発振電流以下の電流成分による発光のみが光結合に寄与する事になる。これ以外の転送動作の機構は実施例A-2と同じである。

本実施例によると、自己走査形半導体レーザアレイを構成することができる。

<実施例A-5>

第7図及び第8図に本発明の第5の実施例を示す。これは実施例A-4のより現実的な構造を示したものである。第7図は平面図を表し、第8図は第7図のラインX-X'にそっての断面図を示したものである。第5図の製造法を概観する。n形GaAs基板(1)上にn形AlGaAs(25)、p形AlGaAs(24)、1形（ノンドープ）GaAs(23)、n形AlGaAs(22)、p形AlGaAs(21)、上部電極(20)を順次積層する（p形AlGaAs(21)と上部電極(20)との

間にオーミック接触を良好にするためp形GaAs層を挟む場合もある。）。次にホットエッチングにより上部電極(20)を図中n形AlGaAs層(25)の幅と同じ幅を持つ長方形に加工し、これをマスクとして、p形AlGaAs(21)～n形AlGaAs(25)の層をエッチングする。この時に素子間の分離溝(50)が形成される。次にホットエッチングにより同じ上部電極(20)をさらにエッチングし、 $10\mu m$ 以下の幅を持つストライプ状とし、これをマスクとして、p形AlGaAs(21)、n形AlGaAs(22)の層をエッチングする。n形AlGaAs(22)は全部除去せず一部残すようにする。さらに絶縁膜(30)を成膜し、ホットエッチングによりスルーホール(C2)を形成する。この後転送クロックライン用の配線金属を蒸着またはスパッタ等により形成し、ホットエッチングにより転送クロックライン(ϕ_1 , ϕ_2 , ϕ_3)を形成する。そして最後にへき間等の手法によりレーザ光出力側の端面を平行度よく形成し、本実施例の構造ができる。

従来の集積化された発光素子アレイは、PN接合ダイオードを同一基板上にそれぞれ独立に形成しておき、ワイヤボンディング等を用いて一つ一つ外部に取り出し、駆動用のICで電圧を加え動作させるもので、ワイヤボンディング等の組立が面倒でコストが高くなっていた。これに対し、本実施例の発光素子アレイは転送クロックの3端子のみを外部に取り出せば良く、組立が相当簡単になる。同時に駆動ICを設けるスペースが不要となり、全体でみてよりコンパクトな自己走査発光素子アレイを作ることができる。さらに発光素子を並べるピッチが従来はボンディングの技術から定まっていたが、上述の実施例A-1～A-5によるとその規制がなくなり、よりピッチの小さい発光素子アレイを作ることができ、解像度の非常に高い機器に応用が可能である。

また、上記実施例A-1～A-5では転送クロックパルスとして、 ϕ_1 , ϕ_2 , ϕ_3 の3相を想定したが、より安定な転送動作を求める場合にはこれを4相、5相と増加させてもよい。また発光サイ

光サイリスタ $T_{(i,j)}$ へより多く入射させることにより2相のクロックにて動作させることも可能である。

また上記実施例では発光サイリスタの構造を最も簡単な場合について示したが、発光効率を上げるために、より複雑な構造、層構成を導入することも本発明の範囲に含まれる。その具体的な例としてダブルヘテロ構造の採用が挙げられる。一例を第21図に示す(田代他1987年春応用物理学会講演、番号28p-ZE-8)。これはN形GaAs基板上に(0.5 μ mの)N形GaAs層を積み、その上にバンドギャップの広いN形AlGaAs(1 μ m)、P形GaAs層(5nm)、N形GaAs層(1 μ m)、バンドギャップの広いP形AlGaAs(1 μ m)、そして取り出し電極とのオーミック接触をとるためのP形GaAs層(0.15 μ m)積層した構成である。発光層は間に挟まれた、(1 μ mの)N形GaAs層である。これは注入された電子、正孔がバンドギャップの狭いGaAs層に閉じ込められ、こ

さらに、上記実施例A-1~A-5では、発光素子を一列に並べているが、配列を直線にする必要はなく、応用によって蛇行させてもよいし、途中から二列以上に増やすことも可能である。

また本発明は、発光素子を単体の個別部品で構成してもよく、またなんらかの方法で集積化することにより実現してもよい。

実施例B

ここで説明する実施例Bは相互作用の媒介として電位を利用するものである。

<実施例B-1>

第1図~第8図に示してきた実施例A-1~A-5は光による結合を用いた場合についてであったが、本実施例は電位による結合を用いたものである。

その具体的な例として、第8図に本発明の実施例B-1の等価回路図を示す。本実施例の特徴は実施例A-1、即ち、第1図に抵抗ネットワークが加わった構成となっている。

発光素子の一例として、発光サイリスタ $T_{(i,j)}$

発光素子 $T_{(i,j)}$ は発光サイリスタである必要はなく、光によって自らのターンオン電圧が変化する発光素子であれば、特に限定されない。上述のレーザサイリスタであってもよい。

また、上記実施例ではPNPNのサイリスタ構成を例に説明したが、この光によってしきい電圧が低下し、これを利用して転送動作を行わせるという構成は、PNPN構成のみに限られず、その機能が達成できる素子であれば特に限定されない。例えば、PNPN4層構成でなく、8層以上の構成でも同様な効果を期待でき、まったく同様な自己走査機能を達成することが可能である。さらに、これは静電誘導(SI)サイリスタまたは電界制御サイリスタ(FCT)と呼ばれるサイリスタを用いてもまったく同様である。このSIサイリスタまたはFCTは電流ブロックとして強く中央のP形半導体層を空乏層で置き換えた構造となっている(S. M. Sze 著、Physics of Semiconductor Physics, 2nd Edition pp238-240)。

~ $T_{(i,j)}$ を用い、発光サイリスタ $T_{(i,j)}$ ~ $T_{(i,j)}$ には、各々ゲート電極 G_{-i} ~ G_{-j} が設けられている。各々のゲート電極には負荷抵抗 R_i を介して電源電圧 V_{cc} が印加される。また、各々のゲート電極 G_{-i} ~ G_{-j} は、相互作用を作るために抵抗 R_i を介して電気的に接続されている。また、各単体発光素子のアノード電極に3本の転送クロックライン(ϕ_1 , ϕ_2 , ϕ_3)がそれぞれ3素子おきに(繰り返される様に)接続される。

動作を説明すると、まず転送クロック ϕ_1 がハイレベルとなり、発光素子 $T_{(i,j)}$ がONしているとす。この時3端子サイリスタの特性からゲート電極 G_i は零ボルト近くまで引き下げられる(シリコンサイリスタの場合約1ボルトである)。電源電圧 V_{cc} を仮に5Vとすると、負荷抵抗 R_i 、抵抗 R_1 のネットワークから各発光サイリスタのゲート電圧が決まる。そして発光素子 $T_{(i,j)}$ に近い素子のゲート電圧が最も低下し、以降順に $T_{(i,j)}$ から離れるに従いゲート電圧は上昇していく。これは次のようにあらわせる。

これらの電圧の差は 抵抗 R_1 、抵抗 R_2 の値を適当に選択することにより設定することができる。

3 光子サイリスタのアノード側のターンオン電圧 V_{on} はゲート電圧より並放電位 V_{ef} だけ高い電圧となることが知られている。

$$V_{on} = V_{ef} + V_{ef} \quad (2)$$

従ってアノードにかかる電圧をこのターンオン電圧 V_{on} より高く設定すればその発光サイリスタは ON することになる。

さてこの $T_{(0)}$ が ON している状態で、次の伝送クロックパルス ϕ_1 にハイレベル電圧 V_H を印加する。このクロックパルス ϕ_1 は発光素子 $T_{(1)}$ と $T_{(2)}$ に同時に加わるが、ハイレベル電圧 V_H の値を次の範囲に設定すると、発光素子 $T_{(1)}$ のみを ON させることができる。

$$V_{H-1} + V_{ef} > V_H > V_{H-2} + V_{ef} \quad (3)$$

これで発光素子 $T_{(0)}$ 、 $T_{(1)}$ が同時に ON していることになる。そしてクロックパルス ϕ_2 のハイレ

2 2)、P 形半導体層 (2 1) の各層を形成する。そしてホトリソグラフィ等及びエッチングにより、各単体発光素子 $T_{(1)} \sim T_{(n)}$ に分離する (分離板 (5 0))。アノード電極 (4 0) は P 形半導体層 (2 1) とオーミック接合を有し、ゲート電極 (4 1) は n 形半導体層 (2 2) とオーミック接合を有す。絶縁層 (3 0) は素子と配線との短絡を防ぎ、同時に特性劣化を防ぐための保護膜でもある。絶縁層 (3 0) は発光サイリスタの発光波長の光がよく通る材質をもちいることが望ましい。N 形 GaAs 基板 (1) はこのサイリスタのカソードである。各単体発光素子のアノード電極 (4 0) に 3 本の伝送クロックライン (ϕ_1 、 ϕ_2 、 ϕ_3) がそれぞれ 3 素子おきに接続される。またゲート電極には負荷抵抗 R_1 、相互作用抵抗 R_2 による抵抗ネットワークが接続される。

ここで、実施例 A で述べたような光結合が発生すると、本実施例の伝送動作が影響されることが考えられるため、ゲート電極の一部を発光素子間の分離板のなかに入れ、光結合を防止する構造と

ON 状態の伝送で来たことになる。

この様に本実施例は抵抗ネットワークで各発光サイリスタのゲート電極間を結ぶことにより、発光素子に伝送機能をもたせることが可能となる。

上に述べたような原理から、伝送クロック ϕ_1 、 ϕ_2 、 ϕ_3 のハイレベル電圧を順番に互いに少しずつ異なるように設定すれば、発光素子の ON 状態は順次伝送されていく。即ち、発光点が順次伝送される。本実施例によると、従来ではできなかった自己走査形発光素子アレイを実現することができる。

< 実施例 B-2 >

実施例 B-1 では等価回路を示し説明したが、実施例 B-2 では実施例 B-1 を単純化して作成する場合の構成についての概要を説明するものである。

本実施例の構造断面図を第 1 0 図に示す。接地された N 形 GaAs 基板 (1) 上に n 形半導体層 (2 4)、P 形半導体層 (2 3)、N 形半導体層 (2 2)、P 形半導体層 (2 1) の各層を形成する。

している。

本実施例の構成は実施例 B-1 (第 9 図) に示した等価回路と全く同じ構成であり、全く同じ動作をする。従って、伝送クロック ϕ_1 、 ϕ_2 、 ϕ_3 のハイレベル電圧を順番に互いに少しずつ異なるように設定すれば、発光サイリスタの ON 状態は順次伝送されていく。即ち、発光点が順次伝送される。

< 実施例 B-3 >

実施例 B-3 を第 1 1 図、第 1 2 図、第 1 3 図に示す。この実施例は上記実施例 B-2 の現実的な構造を示したものである。第 1 1 図に本実施例の平面図を、第 1 2 図及び第 1 3 図に第 1 1 図の X-X'、Y-Y' ラインの断面図を各々示す。

各発光素子 $T_{(1)} \sim T_{(n)}$ 、発光素子の分離板 (5 0)、フィールド (6 0) 等は前記実施例と同様である。抵抗 (6 3) は各々のゲート電極間を結ぶ抵抗ネットワークを形成するしている。また、該抵抗 (6 3) は、光吸収ブロック (6 2) によって発光素子からの光が入らないようにされ

修繕である必要がある。この場合、先に述べたように光透過による乾送動作への影響をなくするため、分離槽中にゲー電極を入れて光を遮るよう構造することと有効である。

第13図に第11図のY-Y'ラインの断面図を示す。これは発光素子7レイの配列方向に垂直に切ったラインであり、配線、電極の接続状況がわかる。発光素子の上部電極との取り出し用コネクタC₁を地線層(30)に設け、電極(40)から外部に取り出す。そして7レイ上にて乾送クワラインφ₁とスルーホールを通じて接続される。また抵抗ネットワークのための抵抗として、本実施例ではR形半導体層(22)が用いられる。これは別の層であってもよい。また半導体層を用いず、スバツ法により別の層の膜を形成してもよい。

ゲー電極(41)は発光素子からの光が抵抗(63)の抵抗値に影響を与えないようにするため、分離槽の中に入るように工夫されている。

する。以上の工程により本実施例の構造が完成する。

本実施例でよく述べたが、乾送クワライン上に透光性の保護膜を設けてよく、また絶縁膜が厚くなり光の透過率が悪化し外部に取り出せる光量が低下するのを避けるため、発光素子の上部絶縁膜の一部または全部をホトエッチング法等の方法により除去してもよい。

本発明によると素子自己発光発光素子7レイを製造することができる。

<実施例B-4>

実施例B-2、B-3は発光素子として発光素子7レイを考えた場合の実施例であったが、本考案はこれに限られるものでなく他の種類の発光素子であってもよい。その一例として本実施例ではレーザダイオードを使用する場合について述べる。第14図に本発明の実施例B-4を示す。第14図は平面図を示し、第15図は第14図のラインX-X'にそっての断面図を示したものである。車体発光素子(レーザダイオード)T₁、T₂、T₃、T₄、T₅、T₆、T₇、T₈、T₉、T₁₀、T₁₁、T₁₂、T₁₃、T₁₄、T₁₅、T₁₆、T₁₇、T₁₈、T₁₉、T₂₀、T₂₁、T₂₂、T₂₃、T₂₄、T₂₅、T₂₆、T₂₇、T₂₈、T₂₉、T₃₀、T₃₁、T₃₂、T₃₃、T₃₄、T₃₅、T₃₆、T₃₇、T₃₈、T₃₉、T₄₀、T₄₁、T₄₂、T₄₃、T₄₄、T₄₅、T₄₆、T₄₇、T₄₈、T₄₉、T₅₀、T₅₁、T₅₂、T₅₃、T₅₄、T₅₅、T₅₆、T₅₇、T₅₈、T₅₉、T₆₀、T₆₁、T₆₂、T₆₃、T₆₄、T₆₅、T₆₆、T₆₇、T₆₈、T₆₉、T₇₀、T₇₁、T₇₂、T₇₃、T₇₄、T₇₅、T₇₆、T₇₇、T₇₈、T₇₉、T₈₀、T₈₁、T₈₂、T₈₃、T₈₄、T₈₅、T₈₆、T₈₇、T₈₈、T₈₉、T₉₀、T₉₁、T₉₂、T₉₃、T₉₄、T₉₅、T₉₆、T₉₇、T₉₈、T₉₉、T₁₀₀、T₁₀₁、T₁₀₂、T₁₀₃、T₁₀₄、T₁₀₅、T₁₀₆、T₁₀₇、T₁₀₈、T₁₀₉、T₁₁₀、T₁₁₁、T₁₁₂、T₁₁₃、T₁₁₄、T₁₁₅、T₁₁₆、T₁₁₇、T₁₁₈、T₁₁₉、T₁₂₀、T₁₂₁、T₁₂₂、T₁₂₃、T₁₂₄、T₁₂₅、T₁₂₆、T₁₂₇、T₁₂₈、T₁₂₉、T₁₃₀、T₁₃₁、T₁₃₂、T₁₃₃、T₁₃₄、T₁₃₅、T₁₃₆、T₁₃₇、T₁₃₈、T₁₃₉、T₁₄₀、T₁₄₁、T₁₄₂、T₁₄₃、T₁₄₄、T₁₄₅、T₁₄₆、T₁₄₇、T₁₄₈、T₁₄₉、T₁₅₀、T₁₅₁、T₁₅₂、T₁₅₃、T₁₅₄、T₁₅₅、T₁₅₆、T₁₅₇、T₁₅₈、T₁₅₉、T₁₆₀、T₁₆₁、T₁₆₂、T₁₆₃、T₁₆₄、T₁₆₅、T₁₆₆、T₁₆₇、T₁₆₈、T₁₆₉、T₁₇₀、T₁₇₁、T₁₇₂、T₁₇₃、T₁₇₄、T₁₇₅、T₁₇₆、T₁₇₇、T₁₇₈、T₁₇₉、T₁₈₀、T₁₈₁、T₁₈₂、T₁₈₃、T₁₈₄、T₁₈₅、T₁₈₆、T₁₈₇、T₁₈₈、T₁₈₉、T₁₉₀、T₁₉₁、T₁₉₂、T₁₉₃、T₁₉₄、T₁₉₅、T₁₉₆、T₁₉₇、T₁₉₈、T₁₉₉、T₂₀₀、T₂₀₁、T₂₀₂、T₂₀₃、T₂₀₄、T₂₀₅、T₂₀₆、T₂₀₇、T₂₀₈、T₂₀₉、T₂₁₀、T₂₁₁、T₂₁₂、T₂₁₃、T₂₁₄、T₂₁₅、T₂₁₆、T₂₁₇、T₂₁₈、T₂₁₉、T₂₂₀、T₂₂₁、T₂₂₂、T₂₂₃、T₂₂₄、T₂₂₅、T₂₂₆、T₂₂₇、T₂₂₈、T₂₂₉、T₂₃₀、T₂₃₁、T₂₃₂、T₂₃₃、T₂₃₄、T₂₃₅、T₂₃₆、T₂₃₇、T₂₃₈、T₂₃₉、T₂₄₀、T₂₄₁、T₂₄₂、T₂₄₃、T₂₄₄、T₂₄₅、T₂₄₆、T₂₄₇、T₂₄₈、T₂₄₉、T₂₅₀、T₂₅₁、T₂₅₂、T₂₅₃、T₂₅₄、T₂₅₅、T₂₅₆、T₂₅₇、T₂₅₈、T₂₅₉、T₂₆₀、T₂₆₁、T₂₆₂、T₂₆₃、T₂₆₄、T₂₆₅、T₂₆₆、T₂₆₇、T₂₆₈、T₂₆₉、T₂₇₀、T₂₇₁、T₂₇₂、T₂₇₃、T₂₇₄、T₂₇₅、T₂₇₆、T₂₇₇、T₂₇₈、T₂₇₉、T₂₈₀、T₂₈₁、T₂₈₂、T₂₈₃、T₂₈₄、T₂₈₅、T₂₈₆、T₂₈₇、T₂₈₈、T₂₈₉、T₂₉₀、T₂₉₁、T₂₉₂、T₂₉₃、T₂₉₄、T₂₉₅、T₂₉₆、T₂₉₇、T₂₉₈、T₂₉₉、T₃₀₀、T₃₀₁、T₃₀₂、T₃₀₃、T₃₀₄、T₃₀₅、T₃₀₆、T₃₀₇、T₃₀₈、T₃₀₉、T₃₁₀、T₃₁₁、T₃₁₂、T₃₁₃、T₃₁₄、T₃₁₅、T₃₁₆、T₃₁₇、T₃₁₈、T₃₁₉、T₃₂₀、T₃₂₁、T₃₂₂、T₃₂₃、T₃₂₄、T₃₂₅、T₃₂₆、T₃₂₇、T₃₂₈、T₃₂₉、T₃₃₀、T₃₃₁、T₃₃₂、T₃₃₃、T₃₃₄、T₃₃₅、T₃₃₆、T₃₃₇、T₃₃₈、T₃₃₉、T₃₄₀、T₃₄₁、T₃₄₂、T₃₄₃、T₃₄₄、T₃₄₅、T₃₄₆、T₃₄₇、T₃₄₈、T₃₄₉、T₃₅₀、T₃₅₁、T₃₅₂、T₃₅₃、T₃₅₄、T₃₅₅、T₃₅₆、T₃₅₇、T₃₅₈、T₃₅₉、T₃₆₀、T₃₆₁、T₃₆₂、T₃₆₃、T₃₆₄、T₃₆₅、T₃₆₆、T₃₆₇、T₃₆₈、T₃₆₉、T₃₇₀、T₃₇₁、T₃₇₂、T₃₇₃、T₃₇₄、T₃₇₅、T₃₇₆、T₃₇₇、T₃₇₈、T₃₇₉、T₃₈₀、T₃₈₁、T₃₈₂、T₃₈₃、T₃₈₄、T₃₈₅、T₃₈₆、T₃₈₇、T₃₈₈、T₃₈₉、T₃₉₀、T₃₉₁、T₃₉₂、T₃₉₃、T₃₉₄、T₃₉₅、T₃₉₆、T₃₉₇、T₃₉₈、T₃₉₉、T₄₀₀、T₄₀₁、T₄₀₂、T₄₀₃、T₄₀₄、T₄₀₅、T₄₀₆、T₄₀₇、T₄₀₈、T₄₀₉、T₄₁₀、T₄₁₁、T₄₁₂、T₄₁₃、T₄₁₄、T₄₁₅、T₄₁₆、T₄₁₇、T₄₁₈、T₄₁₉、T₄₂₀、T₄₂₁、T₄₂₂、T₄₂₃、T₄₂₄、T₄₂₅、T₄₂₆、T₄₂₇、T₄₂₈、T₄₂₉、T₄₃₀、T₄₃₁、T₄₃₂、T₄₃₃、T₄₃₄、T₄₃₅、T₄₃₆、T₄₃₇、T₄₃₈、T₄₃₉、T₄₄₀、T₄₄₁、T₄₄₂、T₄₄₃、T₄₄₄、T₄₄₅、T₄₄₆、T₄₄₇、T₄₄₈、T₄₄₉、T₄₅₀、T₄₅₁、T₄₅₂、T₄₅₃、T₄₅₄、T₄₅₅、T₄₅₆、T₄₅₇、T₄₅₈、T₄₅₉、T₄₆₀、T₄₆₁、T₄₆₂、T₄₆₃、T₄₆₄、T₄₆₅、T₄₆₆、T₄₆₇、T₄₆₈、T₄₆₉、T₄₇₀、T₄₇₁、T₄₇₂、T₄₇₃、T₄₇₄、T₄₇₅、T₄₇₆、T₄₇₇、T₄₇₈、T₄₇₉、T₄₈₀、T₄₈₁、T₄₈₂、T₄₈₃、T₄₈₄、T₄₈₅、T₄₈₆、T₄₈₇、T₄₈₈、T₄₈₉、T₄₉₀、T₄₉₁、T₄₉₂、T₄₉₃、T₄₉₄、T₄₉₅、T₄₉₆、T₄₉₇、T₄₉₈、T₄₉₉、T₅₀₀、T₅₀₁、T₅₀₂、T₅₀₃、T₅₀₄、T₅₀₅、T₅₀₆、T₅₀₇、T₅₀₈、T₅₀₉、T₅₁₀、T₅₁₁、T₅₁₂、T₅₁₃、T₅₁₄、T₅₁₅、T₅₁₆、T₅₁₇、T₅₁₈、T₅₁₉、T₅₂₀、T₅₂₁、T₅₂₂、T₅₂₃、T₅₂₄、T₅₂₅、T₅₂₆、T₅₂₇、T₅₂₈、T₅₂₉、T₅₃₀、T₅₃₁、T₅₃₂、T₅₃₃、T₅₃₄、T₅₃₅、T₅₃₆、T₅₃₇、T₅₃₈、T₅₃₉、T₅₄₀、T₅₄₁、T₅₄₂、T₅₄₃、T₅₄₄、T₅₄₅、T₅₄₆、T₅₄₇、T₅₄₈、T₅₄₉、T₅₅₀、T₅₅₁、T₅₅₂、T₅₅₃、T₅₅₄、T₅₅₅、T₅₅₆、T₅₅₇、T₅₅₈、T₅₅₉、T₅₆₀、T₅₆₁、T₅₆₂、T₅₆₃、T₅₆₄、T₅₆₅、T₅₆₆、T₅₆₇、T₅₆₈、T₅₆₉、T₅₇₀、T₅₇₁、T₅₇₂、T₅₇₃、T₅₇₄、T₅₇₅、T₅₇₆、T₅₇₇、T₅₇₈、T₅₇₉、T₅₈₀、T₅₈₁、T₅₈₂、T₅₈₃、T₅₈₄、T₅₈₅、T₅₈₆、T₅₈₇、T₅₈₈、T₅₈₉、T₅₉₀、T₅₉₁、T₅₉₂、T₅₉₃、T₅₉₄、T₅₉₅、T₅₉₆、T₅₉₇、T₅₉₈、T₅₉₉、T₆₀₀、T₆₀₁、T₆₀₂、T₆₀₃、T₆₀₄、T₆₀₅、T₆₀₆、T₆₀₇、T₆₀₈、T₆₀₉、T₆₁₀、T₆₁₁、T₆₁₂、T₆₁₃、T₆₁₄、T₆₁₅、T₆₁₆、T₆₁₇、T₆₁₈、T₆₁₉、T₆₂₀、T₆₂₁、T₆₂₂、T₆₂₃、T₆₂₄、T₆₂₅、T₆₂₆、T₆₂₇、T₆₂₈、T₆₂₉、T₆₃₀、T₆₃₁、T₆₃₂、T₆₃₃、T₆₃₄、T₆₃₅、T₆₃₆、T₆₃₇、T₆₃₈、T₆₃₉、T₆₄₀、T₆₄₁、T₆₄₂、T₆₄₃、T₆₄₄、T₆₄₅、T₆₄₆、T₆₄₇、T₆₄₈、T₆₄₉、T₆₅₀、T₆₅₁、T₆₅₂、T₆₅₃、T₆₅₄、T₆₅₅、T₆₅₆、T₆₅₇、T₆₅₈、T₆₅₉、T₆₆₀、T₆₆₁、T₆₆₂、T₆₆₃、T₆₆₄、T₆₆₅、T₆₆₆、T₆₆₇、T₆₆₈、T₆₆₉、T₆₇₀、T₆₇₁、T₆₇₂、T₆₇₃、T₆₇₄、T₆₇₅、T₆₇₆、T₆₇₇、T₆₇₈、T₆₇₉、T₆₈₀、T₆₈₁、T₆₈₂、T₆₈₃、T₆₈₄、T₆₈₅、T₆₈₆、T₆₈₇、T₆₈₈、T₆₈₉、T₆₉₀、T₆₉₁、T₆₉₂、T₆₉₃、T₆₉₄、T₆₉₅、T₆₉₆、T₆₉₇、T₆₉₈、T₆₉₉、T₇₀₀、T₇₀₁、T₇₀₂、T₇₀₃、T₇₀₄、T₇₀₅、T₇₀₆、T₇₀₇、T₇₀₈、T₇₀₉、T₇₁₀、T₇₁₁、T₇₁₂、T₇₁₃、T₇₁₄、T₇₁₅、T₇₁₆、T₇₁₇、T₇₁₈、T₇₁₉、T₇₂₀、T₇₂₁、T₇₂₂、T₇₂₃、T₇₂₄、T₇₂₅、T₇₂₆、T₇₂₇、T₇₂₈、T₇₂₉、T₇₃₀、T₇₃₁、T₇₃₂、T₇₃₃、T₇₃₄、T₇₃₅、T₇₃₆、T₇₃₇、T₇₃₈、T₇₃₉、T₇₄₀、T₇₄₁、T₇₄₂、T₇₄₃、T₇₄₄、T₇₄₅、T₇₄₆、T₇₄₇、T₇₄₈、T₇₄₉、T₇₅₀、T₇₅₁、T₇₅₂、T₇₅₃、T₇₅₄、T₇₅₅、T₇₅₆、T₇₅₇、T₇₅₈、T₇₅₉、T₇₆₀、T₇₆₁、T₇₆₂、T₇₆₃、T₇₆₄、T₇₆₅、T₇₆₆、T₇₆₇、T₇₆₈、T₇₆₉、T₇₇₀、T₇₇₁、T₇₇₂、T₇₇₃、T₇₇₄、T₇₇₅、T₇₇₆、T₇₇₇、T₇₇₈、T₇₇₉、T₇₈₀、T₇₈₁、T₇₈₂、T₇₈₃、T₇₈₄、T₇₈₅、T₇₈₆、T₇₈₇、T₇₈₈、T₇₈₉、T₇₉₀、T₇₉₁、T₇₉₂、T₇₉₃、T₇₉₄、T₇₉₅、T₇₉₆、T₇₉₇、T₇₉₈、T₇₉₉、T₈₀₀、T₈₀₁、T₈₀₂、T₈₀₃、T₈₀₄、T₈₀₅、T₈₀₆、T₈₀₇、T₈₀₈、T₈₀₉、T₈₁₀、T₈₁₁、T₈₁₂、T₈₁₃、T₈₁₄、T₈₁₅、T₈₁₆、T₈₁₇、T₈₁₈、T₈₁₉、T₈₂₀、T₈₂₁、T₈₂₂、T₈₂₃、T₈₂₄、T₈₂₅、T₈₂₆、T₈₂₇、T₈₂₈、T₈₂₉、T₈₃₀、T₈₃₁、T₈₃₂、T₈₃₃、T₈₃₄、T₈₃₅、T₈₃₆、T₈₃₇、T₈₃₈、T₈₃₉、T₈₄₀、T₈₄₁、T₈₄₂、T₈₄₃、T₈₄₄、T₈₄₅、T₈₄₆、T₈₄₇、T₈₄₈、T₈₄₉、T₈₅₀、T₈₅₁、T₈₅₂、T₈₅₃、T₈₅₄、T₈₅₅、T₈₅₆、T₈₅₇、T₈₅₈、T₈₅₉、T₈₆₀、T₈₆₁、T₈₆₂、T₈₆₃、T₈₆₄、T₈₆₅、T₈₆₆、T₈₆₇、T₈₆₈、T₈₆₉、T₈₇₀、T₈₇₁、T₈₇₂、T₈₇₃、T₈₇₄、T₈₇₅、T₈₇₆、T₈₇₇、T₈₇₈、T₈₇₉、T₈₈₀、T₈₈₁、T₈₈₂、T₈₈₃、T₈₈₄、T₈₈₅、T₈₈₆、T₈₈₇、T₈₈₈、T₈₈₉、T₈₉₀、T₈₉₁、T₈₉₂、T₈₉₃、T₈₉₄、T₈₉₅、T₈₉₆、T₈₉₇、T₈₉₈、T₈₉₉、T₉₀₀、T₉₀₁、T₉₀₂、T₉₀₃、T₉₀₄、T₉₀₅、T₉₀₆、T₉₀₇、T₉₀₈、T₉₀₉、T₉₁₀、T₉₁₁、T₉₁₂、T₉₁₃、T₉₁₄、T₉₁₅、T₉₁₆、T₉₁₇、T₉₁₈、T₉₁₉、T₉₂₀、T₉₂₁、T₉₂₂、T₉₂₃、T₉₂₄、T₉₂₅、T₉₂₆、T₉₂₇、T₉₂₈、T₉₂₉、T₉₃₀、T₉₃₁、T₉₃₂、T₉₃₃、T₉₃₄、T₉₃₅、T₉₃₆、T₉₃₇、T₉₃₈、T₉₃₉、T₉₄₀、T₉₄₁、T₉₄₂、T₉₄₃、T₉₄₄、T₉₄₅、T₉₄₆、T₉₄₇、T₉₄₈、T₉₄₉、T₉₅₀、T₉₅₁、T₉₅₂、T₉₅₃、T₉₅₄、T₉₅₅、T₉₅₆、T₉₅₇、T₉₅₈、T₉₅₉、T₉₆₀、T₉₆₁、T₉₆₂、T₉₆₃、T₉₆₄、T₉₆₅、T₉₆₆、T₉₆₇、T₉₆₈、T₉₆₉、T₉₇₀、T₉₇₁、T₉₇₂、T₉₇₃、T₉₇₄、T₉₇₅、T₉₇₆、T₉₇₇、T₉₇₈、T₉₇₉、T₉₈₀、T₉₈₁、T₉₈₂、T₉₈₃、T₉₈₄、T₉₈₅、T₉₈₆、T₉₈₇、T₉₈₈、T₉₈₉、T₉₉₀、T₉₉₁、T₉₉₂、T₉₉₃、T₉₉₄、T₉₉₅、T₉₉₆、T₉₉₇、T₉₉₈、T₉₉₉、T₁₀₀₀、T₁₀₀₁、T₁₀₀₂、T₁₀₀₃、T₁₀₀₄、T₁₀₀₅、T₁₀₀₆、T₁₀₀₇、T₁₀₀₈、T₁₀₀₉、T₁₀₁₀、T₁₀₁₁、T₁₀₁₂、T₁₀₁₃、T₁₀₁₄、T₁₀₁₅、T₁₀₁₆、T₁₀₁₇、T₁₀₁₈、T₁₀₁₉、T₁₀₂₀、T₁₀₂₁、T₁₀₂₂、T₁₀₂₃、T₁₀₂₄、T₁₀₂₅、T₁₀₂₆、T₁₀₂₇、T₁₀₂₈、T₁₀₂₉、T₁₀₃₀、T₁₀₃₁、T₁₀₃₂、T₁₀₃₃、T₁₀₃₄、T₁₀₃₅、T₁₀₃₆、T₁₀₃₇、T₁₀₃₈、T₁₀₃₉、T₁₀₄₀、T₁₀₄₁、T₁₀₄₂、T₁₀₄₃、T₁₀₄₄、T₁₀₄₅、T₁₀₄₆、T₁₀₄₇、T₁₀₄₈、T₁₀₄₉、T₁₀₅₀、T₁₀₅₁、T₁₀₅₂、T₁₀₅₃、T₁₀₅₄、T₁₀₅₅、T₁₀₅₆、T₁₀₅₇、T₁₀₅₈、T₁₀₅₉、T₁₀₆₀、T₁₀₆₁、T₁₀₆₂、T₁₀₆₃、T₁₀₆₄、T₁₀₆₅、T₁₀₆₆、T₁₀₆₇、T₁₀₆₈、T₁₀₆₉、T₁₀₇₀、T₁₀₇₁、T₁₀₇₂、T₁₀₇₃、T₁₀₇₄、T

第14図の製造法を概説する。n形GaAs基板(1)上にn形AlGaAs(25)、p形AlGaAs(24)、i形(ノンドープ)GaAs(23)、n形AlGaAs(22)、p形AlGaAs(21)、上部電極(20)を順次積層する(p形AlGaAs(21)と上部電極(20)との間にオーミック接触を良好にするためp形GaAs層を挟む場合もある)。次にホットエッチングにより上部電極(20)を國中n形AlGaAs(25)層の幅と同じ幅を持つ長方形に加工し、これをマスクとして、p形AlGaAs(21)~n形AlGaAs(25)の層をエッチングする。この時に量子間の分離溝(50)が形成される。次にホットエッチングにより同じ上部電極(20)をさらにエッチングし、10 μ m以下の幅を持つストライプ状とし、これをマスクとして、p形AlGaAs(21)、n形AlGaAs(22)の層をエッチングする。n形AlGaAs(22)層は全部除去せず一部残すようにする。さらに絶縁膜(30c)(30b)(30a)を

を蒸着またはスパッタ等により形成し、ホットエッチングにより転送クロックライン(ϕ_1 、 ϕ_2 、 ϕ_3)及び電源V_{ss}ラインを形成する。そして最後にヘキサン等の手法によりレーザ光出力側の端面を平行度よく形成し、本実施例の構造ができる。

上記実施例B-1~B-4の発光素子アレーも実施例A同様、従来の発光素子アレーにはない自己走査機能を持ち、組立の効率化、小型化、高ビッチ化等の効果を有する。

上記実施例B-1~B-4では、転送クロックパルスとして、 ϕ_1 、 ϕ_2 、 ϕ_3 の3相を想定したが、前記実施例A同様、より安定な転送動作を求める場合にはこれを4相、5相と増加させてもよい。

さらに、各実施例では発光素子を一列に並べているが、前記実施例A同様、配列を直線にする必要はなく、応用によって蛇行させてもよいし、途中から二列以上に増やすことも可能である。

また、発光素子は発光サイリスタである必要はなく、外部電位によって自らのターンオン電圧が変化する発光素子であれば、特に限定されず、前

これは絶縁膜(30c)(30a)と光遮蔽膜(30b)である。絶縁と光遮蔽の二つの機能を持つようにしたものである。これは絶縁膜として例えばSiO₂膜を使用した場合、GaAsの発光波長である870nmを透過するため、光結合を誘発する可能性があり、その間に例えば非晶質シリコンのような光吸収物質による光遮蔽膜(30b)を設ける必要があるからである。もちろん絶縁と光遮蔽の二つの機能を兼ね備えた物質を用いれば一層で済む。次にホットエッチングによりコンタクト穴(C₁)を設け、そのうえに抵抗(63)を形成し、ホットエッチングする。さらに層間絶縁膜(31)を形成し、スルーホール(C₂)をホットエッチングにより形成する。この際、抵抗(63)上のスルーホールは絶縁膜(31)のみ除去すればよいが、上部電極(20)上のスルーホールは絶縁膜(31)と同時に絶縁膜(30c)(30b)(30a)も除去する必要があるため注意が必要である。この後転送クロックライン用の配線金属

迹の通り、レーザサイリスタであってもよい。

また本発明は発光素子を単体の個別部品で構成してもよく、またなんらかの方法で集積化することにより実現してもよい。

発光サイリスタの構造も、前記実施例Aで記載した通り、より複雑な構造、層構成を導入したものであってもよいし、8層以上の構成等の任意の構造でかまわない。

尚、本発明の一連の実施例A、Bは基板として半導体基板を用い、その電位を零ボルト(接地)とした例を示してきたが、本発明はこれに限られず基板として他の物質を用いてもよい。もっとも近い例でいえばクロム(Cr)等をドープした半絶縁性GaAs基板上に実施例のn形GaAs基板に相当するn形GaAs層を形成し、この上に実施例で説明した構造を形成してもよい。また例えばガラス、アルミナ等の絶縁基板上に半導体膜を形成し、この半導体を用いて実施例の構造を形成してもよい。

尚レーザの構造は本構造にかざられるものでは

なく、例えば「J.S.M.、D.H.M.、C.P.M.、Y.S.」

1.5形等を用いてもよろい (S. M. Sze 著、

Physics of Semiconductor Physics, 2nd Edition

n p 724-730)。また材料についても AIGAs を

主体に説明したが、これ以外の材料 (例えば AIG

As、InGaAsP、ZnSe、GaP 等) であつ

てもよい。

また、上記実施例 A、B においては、発光中の

発光素子が隣接する発光素子に与える影響を与

え、隣接発光素子が次駆動発光素子となる様に構

成していたが、本発明は上記に限らず、例えば 1

つおきに最もその影響を与えるように構成し、1

つおきの発光素子に駆動駆動可能とすることもで

きる。

実施例 C

ここで説明する実施例 C は先に述べた実施例 A、

B により構成された発光素子アレイの駆動方法に

関するものである。

<実施例 C-1> 発光素子アレイの駆動方法

実施例 C-1 の説明図を第 16 図に示す。第 1

6 図には、駆動原理を示す等価回路図および各素

子に印加するのバリエーションを示している。

本実施例は伝送クロックバリエーション、 ϕ_1 、 ϕ_2 に

並列にそれぞれ電流源 1、1、1、1 を併置し、そ

の電圧を各発光素子 ϕ_1 により制御するように構成

したものである。

動作について説明する。まずスタートバリエ

ーションにより発光素子 T₁ が ON する。そして次々に

伝送バリエーション、 ϕ_1 、 ϕ_2 を印加することにより、

ON 状態の駆動が行われる。この機構については

実施例 A、B によりすでに説明した通りである。

今発光素子 T₁ の位置をより強く発光させたい

場合、発光素子 T₁ に来た時刻を見計らって発光

信号 ϕ_1 をハイレベルとする。この時 ϕ_1 に同期し

て電流源 1、1、1、1 から電流が流れ込む。しか

し ON している T₁ のアノードは電流源からの電

流を吸い込むが、これ以外の発光素子は OFF 状

態のため電流を吸い込まず、流れ込んだ電流は転

送クロックバリエーションを出している駆動回路側に流れ

出てしまう。従って ON している発光素子の 7/

一電流が増加し、発光強度もまた大きくなる。

発光強度の図も同時に示したが、電流源から

の電流なしの場合の発光強度をに対し、発光素子

T₁ の発光強度のみ強くなくなっている様子がわかる。

この駆動方法を用いると任意の場所の発光強度を

強くすることができる。場所的な光書き込みが可能

となる。

本実施例の発光素子としてレーザーダイオードを

使用した場合、転送クロックによるアノード電流

をレーザー駆動のしきい電流以下にしておけば、通

常駆動状態ではレーザー光は出ず、発光信号が出た

時のみレーザー光をだせるようにすることができる。

応用例

ここで説明する応用例は先に述べた実施例 A、

B により構成された発光素子アレイ、及び実施例

C で述べたその駆動方法の応用に關するものである。

る。

<応用例 1> 密着型イメージセンサへの応用

第 17 図に本発明の第一の応用例である密着形

イメージセンサの原理図を示す。これは本発明に

アレイ (A10) はガラス基板 (A1) の反対側

に厚膜 (A7) がく。さて本実施例の発光素子

は透明保護層 (A6) が設けられ、これに密着し

て低下する現象を利用している。さてこれらの上

と電極 (A5) との抵抗が光が当たることによ

る。この構成では光によってアノード (A2)

と電極 (A4)、電極 (A5) が形成されてい

る。また電極 (A2)、アノード (A3)、

透明電極 (A4)、電極 (A5) が形成されてい

る。第 17 図ではガラス基板 (A1) 上に光電素

子と電極 (A2)、アノード (A3)、

透明電極 (A4)、電極 (A5) が形成されてい

この光アリンコ用発光素子アレイは一次元方向に一列に並べた構成であった。このアレイを平面

以上より本発明は光アクリンタへも適用可能である。

またこの発光素子フレイトとして「ザサイリス」を用いると、その高い量子効率から光量の多い発光素子フレイトを得ることが出来、低消費電力または高速の書き込み即ち「フリン」を行うことが出来る。

の焦点が感光フィルム上に落ちようになっている。実験例 C-1 で示した駆動方法を用いると、本発明の感光素子アレイでは ON 状態が転送しないうるのを書き込みたい位置で、感光強度を大きくできるので感光フィルムに画像情報を書き込むことがで

さて本発明による発光素子アレイを実現例C-1として示した駆動方法で動作させたものを、発光素子アレイ光アラインメントへ適用する。光アラインメントへの構造を第19図に示す。これは発光素子アレイピロツクアレイで構成されたアレイ

「応用が期待できる。」
 入国用側は、光アイソレーション及びフォトマスクへの応用

光學子アレイを得ることが出来、伝送距離力ま
このようにして本考案による光學子アレイは
この高連の読みだしを行なうことができる。

文字等による漏洩があると原稿からの反射光もそれに従ひ変化する。これをフモルフラスコに於て光をさして読み取る。

るための型 (A8) を通して、原稿 (A7) 上
結像するように構成されている。

撥けられ、その光はロッドに反射し、(A9)

4. 図面の簡明な説明

また本道は低燃費・省エネの性能
をアピールするだけでなく、
向上、環境格化に大きく貢献することができる。

例で挙げた「イ・ホム・ソ・ソ」の数の問題、
 點數の問題、コ・ハク・化、超・ヒツ・化の問題
 を解決することができる。発光電子・ソ・レイが自己
 定着することにより點數・イ・シは不要となり、従
 つて「イ・ホム・ソ・ソ」が不要となる。

光葉子を組みあはせて作るならは入園前の子どもが出来ることである。

[角明の効果]

以上述べてきたように、本発明は発光葉子として自身に自己発光機能をもちあはせてたより、従

に近入るとナイスアレイを作ることである。この構成を第20図に示す。アレイがN個入っているとすると映像個数は、(1)～φ、(N)から書きめばよい。兼用化した発光素子アレイを用いた高密度の表示素子を作ることができるし、固体

とした下ラムは消去ラソフ (B5) で帯電が全
に減って中和され、濃縮器 (B6) で残ったト
ーが除去される。

で感光体上の帯電状態に従って、トナーを感光
上に付ける。そして転写器（B2）でカセット
B11）中から送られてきた用紙（B9）上に
トナーを転写する。そしてその用紙は定着器（B
）にて定着を加えられ定着される。一方転写の

はアリの速度で回転している。まず帯電體はアリの速度で回転している。そして日7で帯電體表面を一樣に帯電させる。そして光電子アライメント（B8）で印するポットメーソの光を帯電體上に照射し、の当たったところの帯電體を中和する。次に頂板

鏡用 IC を接続したモシエールを使って光アリの入へ応用した例が知られている。光アリの 2 の層図を第 18 図に示す。まず円筒形の導光ドラフトは、(B1) の表面にアモルファス Si 等の光導伝性物質は、(導光体) が作られている。このドラフトは、

本書の第2の応用例として光アリのタへの応

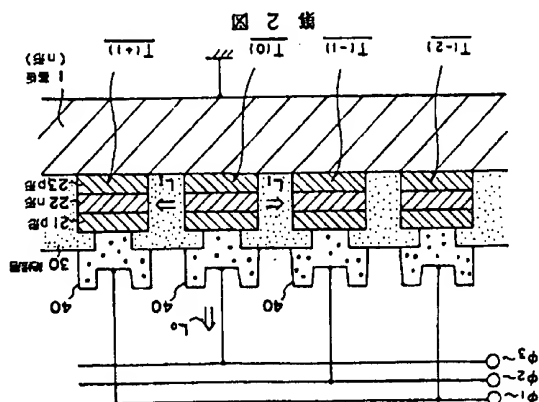
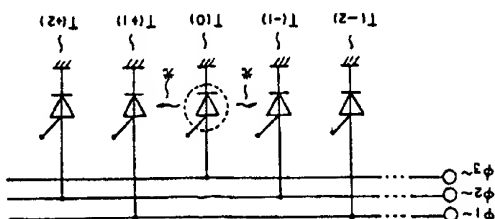


圖 1 裝

[illegible]

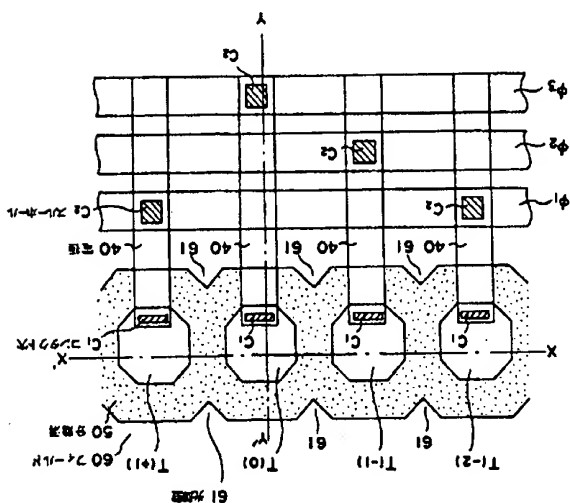
• ୫ ୫ ୫

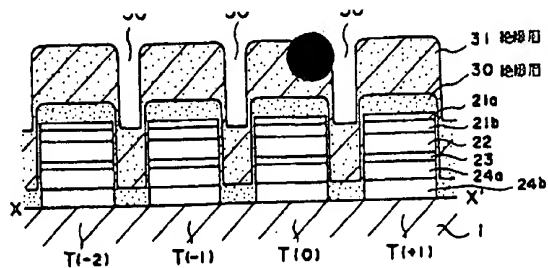
図略を示す平面図、第15図は演算例B-4にて
 説明した電位を用いた地光線子アレイの電場を示
 す断面図、第16図は演算例Cにて説明した地光
 線子アレイの駆動方法の電場を示す回路図および
 各バルスの波形を示す図、第17図は応用例1で
 説明した電極形A-メ-ジセンサの電場を示す断面
 図、第18図は応用例2で説明した光アレイセンサの
 電場を示す断面図、第19図は応用例2で説明し
 た光アレイセンサへの電場を示す断面図、第20
 図は応用例2で説明した光アレイセンサの電場を
 示す平面図、第21図はダブルヘリコ線径の地光
 セリアスラの電場を示す断面図、第22図は地光
 セリアスラの電場線径を示す断面図、第23図は
 地光セリアスラの電場-電圧特性を示す図、第24
 図は3端子セリアスラの電場線径を示す断面図

特許出願人 日本飯調子株式会社

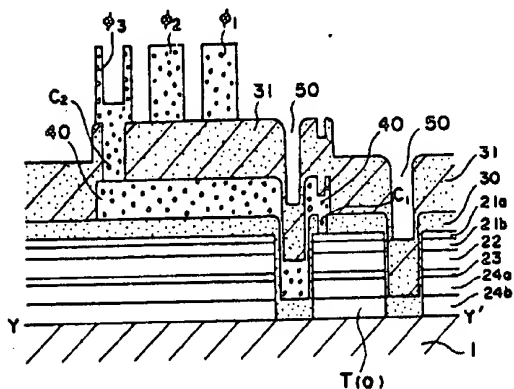


第 3 版

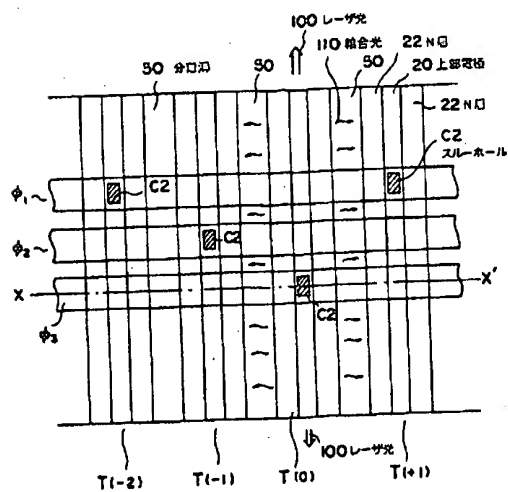




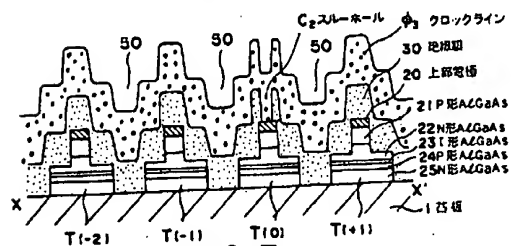
第 4 図



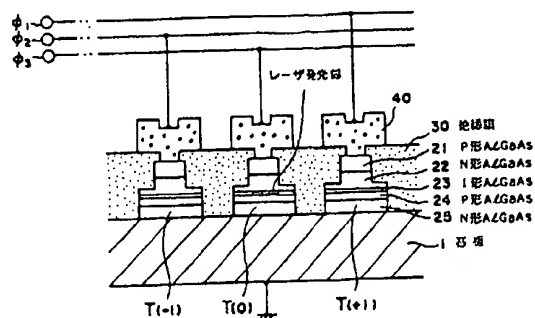
第 5 図



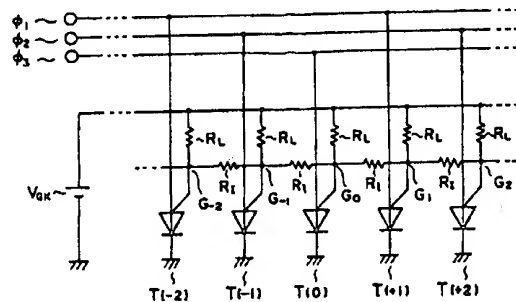
第 7 図



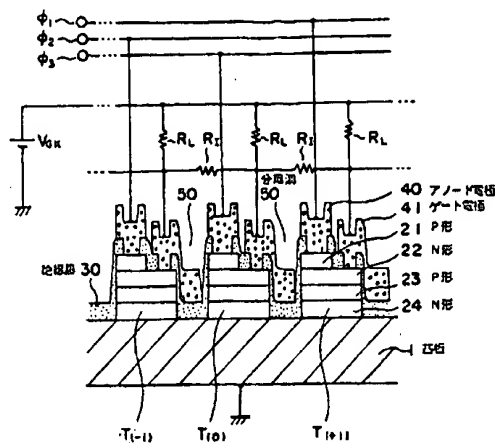
第 8 図



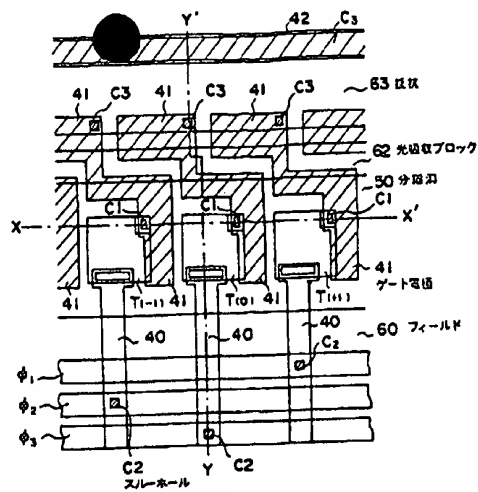
第 6 図



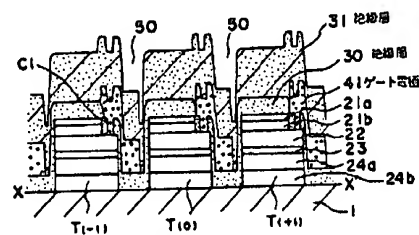
第 9 図



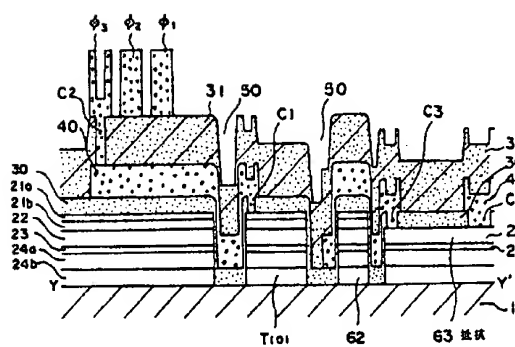
第 10 図



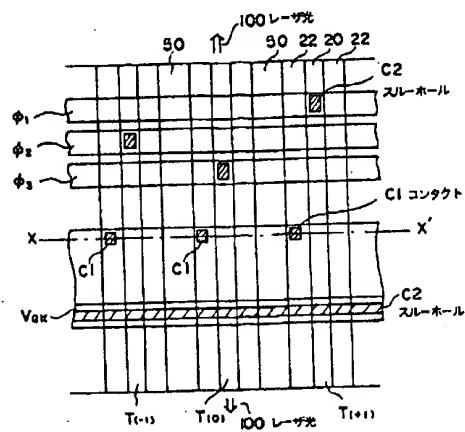
第 11 図



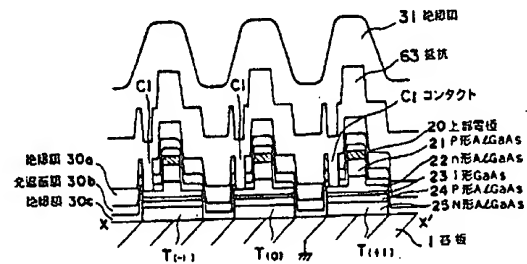
第 12 図



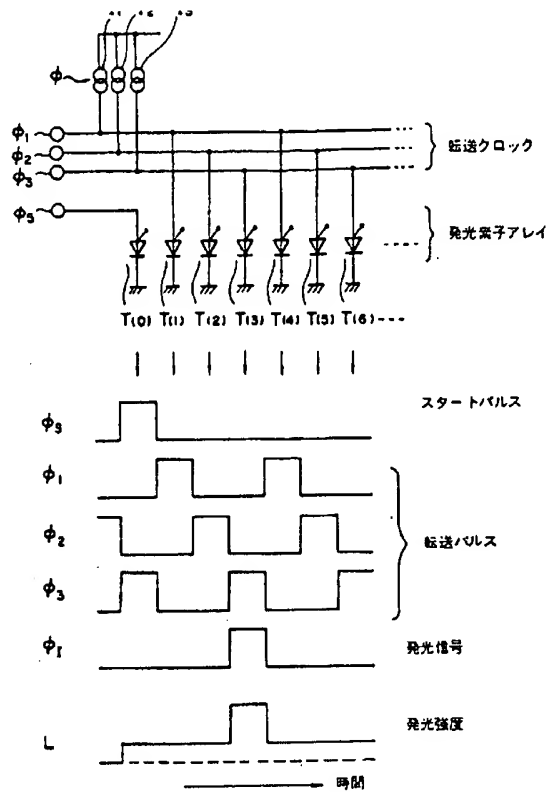
第 13 図



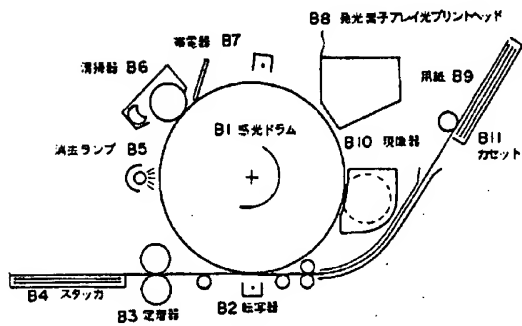
第 14 図



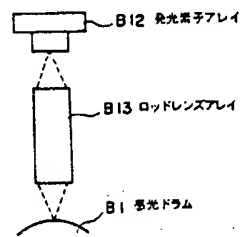
第 15 図



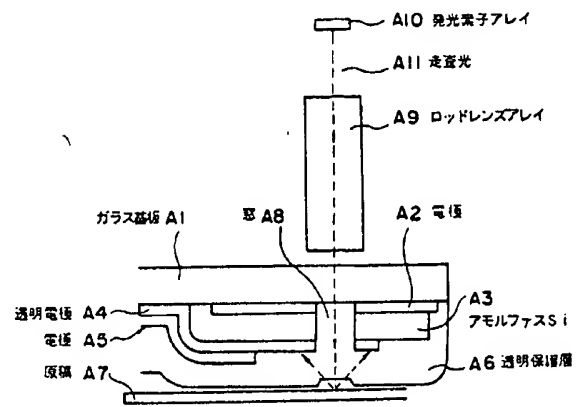
第 16 図



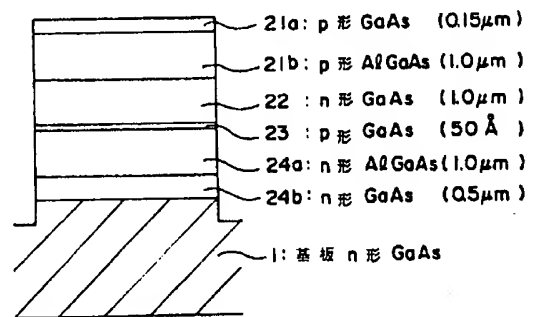
第 18 図



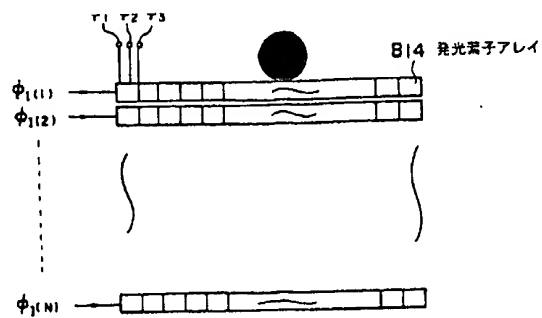
第 19 図



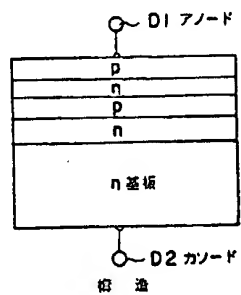
第 17 図



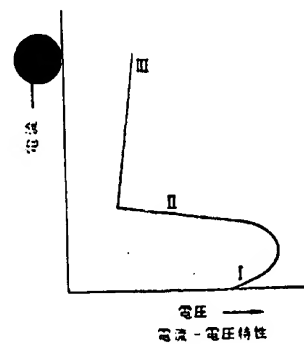
第 21 図



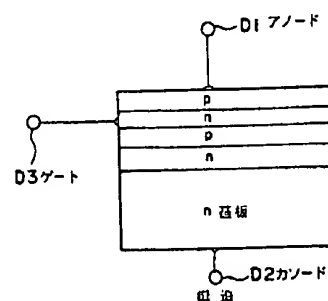
第 20 図



第 22 図



第 23 図



第 24 図